

# Контроллер Д457.2

**ПАСПОРТ**

**И**

**Эксплуатационная  
документация**



**Станки-РТМ**

**Новосибирск**

**2013**

## Техническое описание контроллера Д457.2.

### 1. Основные сведения:

1.1. Контроллер Д457.2 ( в дальнейшем Д457) предназначен для работы в составе устройства числового программного управления (УЧПУ) серий 2С42-65, 61 и 2Р22. Д457 обеспечивает:

- формирование сигналов запитки датчиков;
- формирование сигналов опорной частоты;
- оцифровку трех входных сигналов датчиков типа индуктосин, ВТ, сельсин.

1.2. Д457 разработана ООО “Станки-РТМ” и рекомендован для модернизации УЧПУ серий 2С42-65, 61 и 2Р22 и заменяет собой следующие субблоки:

- один субблок SB453;
- три субблока SB457;
- запитка датчиков (субблоки SB455).

### 2. Основные технические данные:

- входное сопротивление по входам оцифровки: 18Ком;
- максимальная амплитуда на входах оцифровки: 25 В;
- точность измерения фаз-го сдвига:  $\pm 400$  нс при опорной частоте 2,5МГц,  $\pm 200$  нс при опорной частоте 5 МГц;
- частота сигналов SIN и COS : 2,5 кГц  $\pm 0,025$  Гц;
- суммарная погрешность формирования сигналов SIN и COS не превышает 0,1%;
- max рабочий ток выходов запитки датчиков (SIN, COS) : 2А;
- выходы запитки датчиков имеют защиту от короткого замыкания;
- питание платы Д457 осуществляется через системную шину, допустимое изменение питающего напряжения : +5  $\pm 0,25$  В;

2.1. Д457 сохраняет работоспособность при воздействии следующих климатических факторов:

- температура окружающего воздуха от 5 до 50 °С;
- относительная влажность воздуха до 95 % при 30 °С;
- атмосферное давление от 61,3 до 106,7 кПа (460-800 мм.рт.ст.).

2.2. Режим работы Д457 циклический, время непрерывной работы 21 час с последующим перерывом 1 час.

2.3. Габаритные размеры 235x153x22 мм

### 5. Комплектность.

В комплект поставки входят:

- одноплатный контроллер Д457 шт.
- эксплуатационная документация, паспорт -1 шт.

### 6. Свидетельство о приёмке.

Контроллер Д457 , заводской номер \_\_\_\_\_  
соответствует техническим условиям МСП.103.009.00 ТУ  
и признано годным к эксплуатации.

М.П.

Подпись лица, ответственного за  
приёмку изделия.

### 7. Гарантии изготовителя.

7.1. Предприятие-изготовитель гарантирует соответствие устройства требованиям технических условий МСП.103.009.00 ТУ при соблюдении условий транспортирования, хранения, монтажа и эксплуатации.

7.2. Гарантийный срок эксплуатации устройства – 3 года со дня продажи.

7.3. Устройства, у которых во время гарантийного срока будет выявлено несоответствие требованиям ТУ, безвозмездно заменяются или ремонтируются предприятием-изготовителем.

#### Адрес предприятия-изготовителя:

Россия, 630087, г.Новосибирск, пр.К.Маркса, 30

Телефон: (383) офис: 346-39-81

лаборатория: 278-05-04, 28-999-19

Тел./факс: (383) 346-39-81, 278-05-04

E-mail: msp@chpu.ru

http://www.chpu.ru

для почты 630087, г.Новосибирск а/я 69

- соединить контакты 45а-46а и 29а-30а логического блока УЧПУ на 28 платоместе (SB-453);
- соединить шину 45а-46а логического блока УЧПУ между 28 платоместом (SB-453) и 27 платоместом (SB-457).

#### 4.2 Установка двух Д457:

Примечание: при установке более одного Д457, необходимо учитывать, что датчики разных координат могут запитываться от разных SB-455, поэтому в этом случае Д457 заменяет только один SB-455 и только те SB-457, которые запитываются от этого SB-455.

- убрать из логического блока УЧПУ SB-457, SB-455 подлежащие замене и SB453;
- установить джамперы на обоих Д457, согласно документации кроме Х4(не устанавливаем);
- поставить первый Д457 на 27 платоместо, сдвинув при необходимости другие блоки;
- поставить второй Д457 на любое освободившееся место SB-457;
- освободить контакты 25а-26а, 29а-30а первого и второго Д457 от соответствующих шин логического блока УЧПУ с внутренней и наружной стороны;
- соединить контакты 25а-26а (SIN) и 29а-30а (COS) обоих Д457 с нужными контактами 29 платоместа (разъем Х23) на верхнем этаже логического блока УЧПУ согласно таблице;

Платоместо заменяемого SB-455 нижнего этажа логического блока УЧПУ	Контакты разъема Х23 29 платоместа верхнего этажа логического блока УЧПУ
29 платоместо	35а-36а (SIN) 43а-44а (COS)
28 платоместо	33а-34а (SIN) 41а-42а (COS)
27 платоместо	31а-32а (SIN) 39а-40а (COS)

- Соединить шину 45а-46а логического блока УЧПУ между 28 платоместом (SB-453) и 27 платоместом (Д457);
- соединить контакты 45а-46а и 29а-30а логического блока УЧПУ на 28 платоместе (SB-453).

Примечание: Если кроме контроллеров Д457 остаются стандартные SB457, то на Х4 нужного Д457 (опорный сигнал) устанавливаем нужные им перемычки.

### 3. Описание принципиальной схемы.

Основные узлы схемы:

- схема формирования сигналов запитки датчиков;
- три канала схемы оцифровки;
- интерфейс для системной шины;
- схема питания.

3.1. Схема формирования сигналов запитки датчиков состоит из:

- ПЛМ со схемой управления (микросхема DD1);
- двухканального ЦАП (микросхемы U12 и U13);
- двухканального усилителя (микросхема DA1).

Каналы полностью идентичны, поэтому рассмотрим работу узла на примере канала формирования синуса. Десятиразрядный код, задающий форму выходного сигнала, считывается из ПЛМ и подается в параллельном виде на входы ЦАП. Частота обновления кода - 2,5 МГц формируется из частоты кварцевого генератора. Массив данных, задающих один период выходного сигнала состоит из 1000 десятиразрядных слов, поэтому частота выходного сигнала с точностью кварцевого генератора соответствует 2,5кГц. Амплитуда выходного сигнала ЦАП задается потенциалом на входе REF и для выбранных номиналов резисторов R49, R50 составляет 2В.

Сигнал с выхода ЦАП через делитель R45, R46 и блокировочный конденсатор С24 подается на вход IN+1 усилителя мощности DA1 (TDA7265). Микросхема DA1 представляет собой интегральный усилитель мощности звуковых частот со следующими параметрами:

- коэффициентом усиления: 30 dB;
- коэффициентом нелинейных искажений: 0,02%;
- максимальным рабочим током на каждом из выходов: 2А;
- защитой от короткого замыкания выхода.

С выхода усилителя мощности сигнал SIN подается на контакты 25, 26 разъема Х1А (сигнал COS подается на контакты 29, 30 разъема).

3.2. Три канала схемы оцифровки состоят из:

- из массива перемычек для коммутации измерительных сигналов (Х1- первый канал, Х2 – второй канал, Х3 – третий канал);
- цепей защиты входов (резисторы R51-R59, диоды VD1-VD6);
- фильтров на переключаемых конденсаторах (микросхемы U2, U3, U5);
- компараторов (микросхемы U1, U4, U6);

- из массива переключателей для коммутации сигналов адреса (X9- первый канал, X10 – второй канал, X11 – третий канал);
- из массива переключателей для коммутации частоты синхронизации (X6- первый канал, X7 – второй канал, X8 – третий канал);
- логических схем обработки сигналов и формирования кодов для выдачи на системную шину, являющихся частью прошивки DD1.

Каналы полностью идентичны, поэтому рассмотрим работу узла на примере первого канала.

Один из входных сигналов UC1-UC8 через переключатель на X1 подается на цепь защиты входа (резисторы R51, R52, R59 диоды VD1, VD2). Далее сигнал поступает на вход полосового фильтра (U2 MAX7490), который представляет собой два одинаковых блока с переключаемыми конденсаторами, на основе которых могут быть построены ФНЧ, ФВЧ, либо полосовой фильтр второго порядка. При выбранной схеме включения и номиналах элементов каскад на микросхеме U2 представляет собой полосовой фильтр четвертого порядка с центральной частотой, определяемой частотой сигнала на входе CLK в соотношении 100:1 (при частоте сигнала CLK 250кГц центральная частота полосового фильтра равна 2,5 кГц). Сигнал частотой 250 кГц формируется из частоты кварцевого генератора, поэтому стабильность центральной частоты полосового фильтра определяется стабильностью кварцевого резонатора. С выхода фильтра сигнал подается на компаратор (U1) и с его выхода на вход логической схемы обработки сигналов и формирования кодов для выдачи на системную шину, являющейся частью прошивки DD1.

3.3. Интерфейс системной шины состоит из четырех восьми битных буферных микросхем (U8-U11). Через микросхемы U8, U9 на шину выданы слово данных из регистра, адрес которого задан битами A01-A04 этой шины при наличии низкого уровня на контактах /DATCHIK и VVOD разъема X1\_A. Микросхема U11 буферизирует выходные сигналы платы 2,5МГц, 5МГц, 100кГц и опорный сигнал ОС, который через поле переключателей X4 может быть подан на контакты OC1-OC4 разъема X1\_A. Микросхема U10, буферизирует входные сигналы платы VVOD, VCB, /DATCHIK, /SBROS и адресные биты A01-A04.

3.4. Схема питания состоит из двух непрерывных стабилизаторов, предназначенных для питания микросхемы DD1. Стабилизатор U14 – напряжение 3,3В, U15 – напряжение 2,5В. Все остальные микросхемы платы (кроме усилителя мощности DA1) запитаны от напряжения +5В, получаемого с системной шины. Усилитель мощности DA1 запитан от напряжений +12В и –12В системной шины.

### 3.5. Описание переключателей.

Выбор измерительного сигнала датчиков для каждого из каналов оцифровки:

- X1 – первый канал;
- X2 – второй канал;
- X3 – третий канал.

Выбор адреса для каждого из каналов оцифровки:

- X9 – первый канал;
- X10 – второй канал;
- X11 – третий канал.

Выбор частоты синхронизации для каналов оцифровки

- X6 – первый канал;
- X7 – второй канал;
- X8 – третий канал.

X4 – набор переключателей для выдачи опорного сигнала 2,5кГц на соответствующие контакты системной шины.

Алгоритм формирования этих сигналов полностью соответствует схеме субблока SB-457.

## 4. Подготовка к работе и порядок установки.

### 4.1. Установка одного Д457:

- убрать из логического блока УЧПУ SB-457, подлежащие замене, SB453 и все платы SB455;
- установить джемперы на Д457, согласно документации кроме X4 (не устанавливаем);

*Примечание: Если кроме контроллеров Д457 остаются стандартные SB457, то на X4 Д457 (опорный сигнал) устанавливаем нужные им переключатели.*

- поставить Д457 вместо любого убранного SB-457;
- освободить контакты 25а-26а, 29а-30а Д457 от соответствующих шин логического блока УЧПУ с внутренней и наружной стороны;
- соединить контакты 25а-26а (SIN) Д457 с контактами 31а-36а на верхнем этаже 29 платоместа (X23) логического блока УЧПУ;
- соединить контакты 29а-30а (COS) Д457 с контактами 39а-44а на верхнем этаже 29 платоместа (X23) логического блока УЧПУ;